

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-340371  
 (43)Date of publication of application : 10.12.1999

---

(51)Int.Cl.

H01L 23/12

H01L 23/04

---

(21)Application number : 10-149380

(71)Applicant : KYOCERA CORP

(22)Date of filing : 29.05.1998

(72)Inventor : KITAZAWA KENJI  
 KORIYAMA SHINICHI

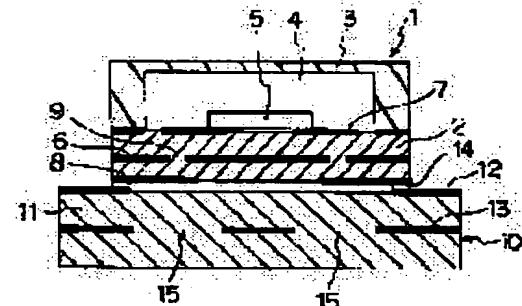
---

## (54) MOUNTING STRUCTURE OF PACKAGE FOR HIGH FREQUENCY

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To reduce influence upon electromagnetic coupling property which is to be caused by a wiring layer formed on an external circuit board, in a mounting structure of a package having an electromagnetic coupling part to the external circuit board.

**SOLUTION:** In a package 1 for high frequency, a first signal transmission line 7 whose one end is connected with a high frequency element 5 is formed on the surface of a dielectric substrate 2, a second signal transmission line 8 is formed on the bottom surface of the dielectric substrate 2, a first ground layer 6 is formed in the dielectric substrate 2, and the other end of the first signal transmission line 7 and one end of the second signal transmission line 8 are faced each other by interposing a slot hole 9 formed on the ground layer 6 and electromagnetically coupled. In a structure mounting the package 1 for high frequency on the surface of an external circuit board 10 where a third signal transmission line 12 is formed at least on the surface, and a second ground layer 13 is formed inside, a region 15 where a ground layer is not formed is formed at least in a part positioned just under at least a slot hole 9 forming part of the second ground layer 13 in the external circuit board 10. It is preferable that a plurality of through hole conductors are formed in the second ground layer 13 around the region 15.




---

### LEGAL STATUS

[Date of request for examination] 16.06.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3181036

[Date of registration] 20.04.2001

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

特開平11-340371

(43) 公開日 平成11年(1999)12月10日

(51) Int. C.I. 6

H 01 L 23/12  
23/04

識別記号

3 0 1

F I

H 01 L 23/12  
23/04L  
F

審査請求

有

請求項の数 2

O L

(全 8 頁)

(21) 出願番号 特願平10-149380

(22) 出願日 平成10年(1998)5月29日

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72) 発明者 北澤 謙治

鹿児島県国分市山下町1番4号 京セラ株式  
会社総合研究所内

(72) 発明者 郡山 健一

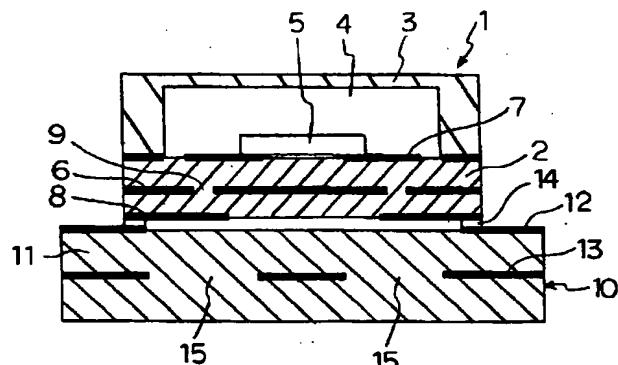
鹿児島県国分市山下町1番4号 京セラ株式  
会社総合研究所内

## (54) 【発明の名称】高周波用パッケージの実装構造

## (57) 【要約】

【課題】電磁結合部を有するパッケージの外部回路基板への実装構造における、外部回路基板の形成された配線層による電磁結合性への影響を低減する。

【解決手段】誘電体基板2表面に、一端が高周波素子5と接続された第1信号伝送線路7が、誘電体基板2底面に、第2の信号伝送線路8が形成され、誘電体基板2内部に第1のグランド層6が形成され、第1の信号伝送線路7の他端と、第2の信号伝送線路8の一端とをグランド層6に形成したスロット孔9を介して対峙させて電磁結合してなる高周波用パッケージ1を、少なくとも表面に第3の信号伝送線路12が形成され、内部に第2のグランド層13が設けられた外部回路基板10の表面に実装した構造において、外部回路基板10における第2のグランド層13の少なくともスロット孔9形成部直下に位置する箇所に、グランド層非形成領域15を設け、望ましくは、領域15の周囲の第2のグランド層13に複数のスルーホール導体17を形成する。



## 【特許請求の範囲】

【請求項1】誘電体基板と、該誘電体基板表面に搭載された高周波素子と、該高周波素子を封止すべく前記誘電体基板の表面に接合された蓋体と、前記誘電体基板表面に形成され、一端が前記高周波素子と電気的に接続された第1の信号伝送線路と、前記誘電体基板の底面に形成された第2の信号伝送線路と、前記誘電体基板内部に設けられ、前記第1の信号伝送線路の他端と、前記第2の信号伝送線路の一端とが対峙する部分にスロット孔が形成されてなる第1のグランド層とを具備し、前記第1の信号伝送線路と前記第2の信号伝送線路とを前記スロット孔を介して電磁的に結合してなる高周波用パッケージを、少なくとも表面に第3の信号伝送線路が形成され、且つ内部に第2のグランド層が設けられてなる外部回路基板の表面に載置し、前記パッケージの前記第2の信号伝送線路と、前記外部回路基板の前記第3の信号伝送線路とを接続してなる高周波用パッケージの実装構造において、

前記第2のグランド層の少なくとも前記スロット孔形成部直下に位置する箇所に、グランド層非形成領域を設けたことを特徴とする高周波用パッケージの実装構造。

【請求項2】前記グランド層非形成領域周囲の前記第2のグランド層に、複数のスルーホール導体を設けてなることを特徴とする請求項1記載の高周波用パッケージの実装構造。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は高周波用パッケージの実装構造に関するもので、特に、マイクロ波帯からミリ波帯領域の高周波用の半導体素子を収納あるいは搭載するのに好適な高周波用パッケージを、高周波信号の伝送損失を低減して外部回路基板に接続するための実装構造に関するものである。

## 【0002】

【従来の技術】従来、マイクロ波やミリ波の信号を取り扱う高周波用配線基板、例えば、その代表的な応用例である半導体素子用パッケージは、誘電体から成る絶縁基板と枠体により形成されたキャビティ内に半導体素子を収納してこれを蓋体によって気密に封止した構造からなる。

【0003】このキャビティ内に収納される半導体素子が高周波用の素子である場合、高周波素子と接続される線路の引き回しや、高周波用パッケージの外部回路基板への実装も特殊な構造からなる。

【0004】例えば、高周波素子と電気的に接続されたストリップ線路等の高周波用の信号伝送線路を枠体を通してキャビティの内側から外側に引き出し、これを更に誘電体基板の側面を経由して誘電体基板底面まで引き回し、底面の線路と外部回路基板の配線層を半田等の接着剤を介して接続して実装していた。

【0005】また他の例として、高周波用パッケージの誘電体基板の底面に高周波線路を形成し、この高周波線路と高周波素子とを絶縁基板を貫通するように設けられたスルーホール導体によって接続し、底面の線路と外部回路基板の配線層を半田等の接着材を介して接続していた。

## 【0006】

【発明が解決しようとする課題】しかしながら、前記の高周波用パッケージをミリ波帯で用いる場合、ストリップ線路等の信号伝送線路を枠体内を通過してキャビティの外側に引き出した際、枠体通過部で信号線路がマイクロストリップ線路からストリップ線路へと変換されるに伴い、インピーダンス整合をとるため、信号線路幅を狭くする必要がある。その結果、この通過部で反射損、放射損が発生し、高周波信号の伝送特性が悪くなるという問題がある。さらに、信号伝送線路を誘電体基板の角部で曲折することから、曲折部での反射が大きくなり信号の伝送損失が生じる。

【0007】また、誘電体基板内に形成したスルーホール導体を信号伝送線路として用いると、基板底面に形成された信号伝送線路とスルーホール導体の接触部が曲折するため、この曲折部分での反射が大きくなり、40GHz以上で急激な伝送損失が生じ、高周波領域で使用することが困難であった。

【0008】このような従来の高周波用パッケージの問題を解消すべく、本発明者等は、先に、キャビティ内にて高周波素子を接続された高周波伝送線路と、誘電体基板の底面に形成された高周波伝送線路とを、グランド層に形成されたスロット孔によって電磁結合させることにより、低損失な信号の伝送ができるることを提案した（特開平9-186268号）。

【0009】ところが、この高周波用パッケージを種々の電気回路が形成された外部回路基板の表面に形成された配線層に実装する場合、外部回路基板に形成された電気回路によって、前記パッケージにおける電磁結合性が低下し、信号の伝送特性に影響を及ぼす場合があることがわかった。

## 【0010】

【課題を解決するための手段】本発明者等は、前記高周波用パッケージを高周波信号の伝送損失がなく外部回路基板に表面実装するための構成について検討を重ねた結果、特に、外部回路基板に設けられたグランド層によって平行平板モードやストリップ線路の伝搬モードが発生するために、パッケージの底面に形成された高周波伝送線路とキャビティ内に形成された高周波伝送線路とのスロット孔による電磁結合性を低下させること、また、前記パッケージの実装部において、少なくとも前記スロット孔形成部直下にはグランド層を形成しないことにより、前記外部回路基板における電磁結合部への影響を抑制できることを見いだし、本発明に至った。

【0011】即ち、本発明の高周波用パッケージの実装構造は、誘電体基板と、該誘電体基板表面に搭載された高周波素子と、該高周波素子を封止すべく前記誘電体基板の表面に接合された蓋体と、前記誘電体基板表面に形成され、一端が前記高周波素子と電気的に接続された第1の信号伝送線路と、前記誘電体基板の底面に形成された第2の信号伝送線路と、前記誘電体基板内部に設けられ、前記第1の信号伝送線路の他端と、前記第2の信号伝送線路の一端とが対峙する部分にスロット孔が形成されてなる第1のグランド層とを具備し、前記第1の信号伝送線路と前記第2の信号伝送線路とが前記スロット孔を介して電磁的に結合してなる高周波用パッケージを、少なくとも表面に第3の信号伝送線路が形成され、且つ内部に第2のグランド層が設けられてなる外部回路基板の表面に載置し、前記パッケージの前記第2の信号伝送線路と、前記外部回路基板の第3の信号伝送線路とを電気的に接続してなる高周波用パッケージの実装構造において、前記外部回路基板の前記第2のグランド層の少なくとも前記パッケージにおける前記スロット孔形成部直下に位置する箇所に、グランド層非形成領域を設けたことを特徴とするものである。

【0012】また、前記グランド層非形成領域周囲の前記第2のグランド層には、複数のスルーホール導体を形成することが望ましい。

### 【0013】

【作用】本発明によれば、誘電体基板と蓋体により形成されるキャビティ内部において高周波素子と電気的に接続された第1の信号伝送線路と、前記誘電体基板の底面に形成された第2の信号伝送線路とを、前記誘電体基板内に形成されたグランド層のスロット孔を介して対峙する位置に形成して電磁結合させることにより、伝送線路が蓋体の側壁を通過したり、線路が屈曲することがないために、反射損、放射損の発生がなく、またスルーホールやビアホール等による透過損失がないため、高周波信号を伝送損失を低減しつつ伝送することができる。

【0014】また、外部回路基板に設けられたグランド層内の高周波用パッケージのスロット孔形成部直下に位置する箇所に、グランド層非形成領域を設けることにより、グランド層により磁場が歪められることがなく、その結果、パッケージにおける電磁結合部に及ぼす影響が抑制され、伝送特性の劣化を抑制できる。そのため、電磁結合部の電磁界分布は外部回路基板に実装していない状態と比較して極端に変化することなく、伝送損失の小さい高感度な高周波信号を伝送することができる。

### 【0015】

【発明の実施の形態】本発明の高周波用パッケージの実装構造を図面に基づき詳述する。図1は本発明の一実施例を示す高周波用パッケージを外部回路基板に表面実装した実装構造の断面図である。図1によれば、高周波用パッケージ1は、誘電体材料からなる誘電体基板2と蓋

体3によりキャビティ4が形成されており、そのキャビティ4内の誘電体基板2表面にMMIC、MICなどの高周波素子5が搭載されている。

【0016】蓋体3は、キャビティ4からの電磁波が外部に漏洩するのを防止できる電磁波遮蔽性を有する材料、あるいは電磁波遮蔽材料が蓋基体に塗布されたものからなることが望ましく、金属、セラミックス、セラミックス-金属複合材料、ガラスセラミックス、ガラス有機樹脂系複合材料等が使用できる。

【0017】本発明によれば、上記の高周波用パッケージ1のキャビティ4内の誘電体基板2の表面には、高周波素子5への信号の入出力を担う第1の信号伝送線路7が形成されており、この線路7の端部は、高周波素子5と、ワイヤボンディング、リボン、テープや、フリップチップ実装等によって電気的に接続されている。

【0018】また、誘電体基板2内部には、第1のグランド層6がほぼ全面にわたり形成されており、前記第1の信号伝送線路7は、このグランド層6とともにマイクロストリップ線路を形成している。

【0019】さらに、誘電体基板2の底面には、第2の信号伝送線路8が設けられており、グランド層6とともにマイクロストリップ線路を形成している。

【0020】そして、グランド層6には導体が形成されていないスロット孔9が形成されており、第1の信号伝送線路7と第2の信号伝送線路8とは、このスロット孔9を介して各線路の端部を対峙させることにより互いに電磁結合され、第1の信号伝送線路7と第2の信号伝送線路8間で損失のない信号の伝達が行われる。

【0021】この電磁結合構造は、具体的には、図2に示すように、スロット孔9は、長辺と短辺とから成る長方形の他、楕円形状の細長い孔であってもよく、また、スロット形状は使用周波数によって特定され、スロット孔9の長辺の長さaは、信号の伝送効率を上げる点で伝送信号の波長λの1/2相当の長さにするのが望ましく、スロット孔9の短辺の長さbは伝送信号の波長λの1/5相当の長さから1/50相当の長さに設定するのが望ましい。

【0022】そして、第1の信号伝送線路7および第2の信号伝送線路8を、上記形状のスロット孔9に対して、平面的にみて、スロット孔9の中心xを通過し、互いに長さyの分だけ突き出るように配設される。この突き出し長さyは伝送信号の波長λの約1/4相当の長さが望ましい。

【0023】一方、上記の高周波用パッケージ1を実装するための外部回路基板10によれば、絶縁基板11の表面に高周波信号が伝送可能な第3の信号伝送線路12が形成されている。また、この外部回路基板10の内部には、第2のグランド層13が形成されており、第3の信号伝送線路12は、第2のグランド層13とともに、マイクロストリップ線路を形成している。

【0024】本発明によれば、上記の構成からなる高周波用パッケージ1は、外部回路基板10に搭載され、高周波用パッケージ1の底面に形成された第2の信号伝送線路8と外部回路基板10上に形成された第3の信号伝送線路12とを半田バンプ14等を介して接続することにより、高周波用パッケージ1を外部回路基板10に実装することができる。

【0025】より具体的には、マイクロストリップ線路からなる第2の信号伝送線路8と、マイクロストリップ線路からなる第3の信号伝送線路12とで、マイクロストリップ線路同士の接続を行うと、電磁界分布が接続部前後で逆向きとなるため、信号の伝送損失が大きくなり、良好な特性が得られにくい。そこで、図3のパッケージ1の底面における配線パターン図に示すように、第2の信号伝送線路8の終端部を、線路8の両側に一对のグランド層8'を形成したグランド付きコプレーナ線路によって形成し、また外部回路基板10における第3の信号伝送線路12の終端部も、第2の信号伝送線路と同様に図4の外部回路基板10表面の配線パターン図に示すように、線路12の両側に一对のグランド層12'を形成したグランド付きコプレーナ線路によって構成し、これらの線路8、12と、グランド層8'とグランド層12'同士を半田等により接続することにより伝送損失を低減した信号の伝達を行うことができる。なお、グランド層8'はパッケージ1の誘電体基板2内にあるグランド層6とビアホール導体または誘電体基板2の側面に形成したキャスターレーション(図示せず)等によって接続して、同電位に維持されることが望ましい。

【0026】本発明によれば、外部回路基板10内に形成された第2のグランド層13において、高周波用パッケージ1の第1のグランド層に形成されたスロット孔9の少なくとも直下に位置する領域に、グランド層非形成領域15が形成されている。このグランド層非形成領域15は図5の第2グランド層13のパターン図に示すように、円形の他、梢円形、多角形等でもよい。

【0027】なお、このグランド層非形成領域15は、図5に示すように、望ましくは、平面的にみて、前記図2で示した電磁結合構造におけるスロット孔9のみならず、第1の信号伝送線路7および第2の信号伝送線路8のスロット孔9中心xからの突き出し部の直下部を包含するように形成する。例えば、信号周波数が60GHzの場合、グランド層非形成領域15は、概ね縦1.0mm以上、横3.0mm以上であることが望ましい。

【0028】また、外部回路基板10においては、第3の信号伝送線路12、第2のグランド層13以外に、高周波素子5に電力を供給するための電源層等のその他の配線層16が形成される場合があるが、本発明によれば、パッケージ1のスロット孔9の直下部においては、外部回路基板10の表面から裏面まで、第2のグランド層13のみならず、それらの配線層が一切存在しないこ

とが望ましい。グランド層以外の配線層によっても、パッケージ1における電磁結合性に影響を及ぼす場合があるためである。

【0029】特に、本発明によれば、電磁結合性への影響を最小限にするために、図6(a)の断面図および(b)の第2のグランド層13のパターン図に示すように、グランド層非形成領域15の周囲の第2のグランド層13に、複数のスルーホール導体17を形成し、電源層16などと電磁的に隔離することが望ましい。これら複数のスルーホール導体17は、信号を遮断可能な間隔zに設定される。このスルーホール導体17の形成によって、パッケージ1における電磁結合部と、外部回路基板10における各種の配線層との相互干渉を防止することができる。

【0030】このスルーホール導体17は、例えば、外部回路基板10の表面、底面あるいは内部に導体層18を形成し、その導体層18と第2のグランド層13とを電気的に接続することが望ましい。

【0031】なお、上記のパッケージ1の誘電体基板2および外部回路基板10の絶縁基板11は、アルミナ( $\text{Al}_2\text{O}_3$ )、ムライト、ガラス、ガラスセラミックス、窒化アルミニウム(AIN)、窒化珪素(Si<sub>3</sub>N<sub>4</sub>)等のセラミックス、有機樹脂、有機樹脂—ガラス織維、有機樹脂—無機質フィラーなどの複合材料、石英等によって構成される。

【0032】また、パッケージ1内の信号伝送線路、グランド層などの導体層、外部回路基板10における信号伝送線路、グランド層などは高周波信号の伝送損失を小さくするために、Ag、Cu、Au等の低抵抗導体を用いることが望ましい。さらに、前記絶縁基板がセラミックスからなる場合、焼成温度が800~1000°C程度のガラスセラミックス等の低温焼結性のセラミックスを選択することにより、前記低抵抗金属と同時焼成することが可能である。

### 【0033】 【実施例】実施例1

図1の高周波用パッケージにおいて、誘電率8.9、誘電損失 $29.0 \times 10^{-4}$ (測定周波数60GHz)のアルミナからなる厚さ400μmの誘電体基板にタンゲステンを導体とする第1および第2の信号伝送線路、さらに誘電体基板の表面から200μmの深さ位置に第1のグランド層を、また、高周波素子への電源層も合わせて同時焼成して形成した。そして、表面の第1および第2の信号伝送線路表面にはさらに金めっきを施して高周波用パッケージを作製した。

【0034】なお、電磁結合部におけるスロット孔の長辺aは0.85mm、短辺bは0.2mmとして、突き出し長さyを0.3mmとした。

【0035】一方、誘電率2.3、誘電損失 $9.0 \times 10^{-4}$ (測定周波数10GHz)のガラスクロステフロ

ン樹脂の複合材料を絶縁基板とする外部回路基板に、銅からなる第3の信号伝送線路、第2のグランド層および電源層を形成した。第2のグランド層は実装表面から $130\mu\text{m}$ の深さ位置に形成した。また、第2グランド層には、高周波用パッケージのスロット孔形成部直下を中心とする縦 $3.0\text{mm}$ 、横 $3.0\text{mm}$ の正方形のグランド層非形成領域を設けた。なお、電源層は外部回路基板を平面的にみてグランド層非形成領域の外側に形成した。

【0036】そして、高周波用パッケージの第2の信号伝送線路の端部に形成されたグランド付きコプレーナ線路のグランド層にペースト状の共晶半田をスクリーン印刷で塗布した。その後、外部回路基板の第3の信号伝送線路端部のグランド付きコプレーナ線路と、高周波用パッケージ側の前記グランド付きコプレーナ線路とが接触するように、高周波用パッケージを外部回路基板に載置し、 $190^\circ\text{C}$ 程度の温度で熱処理して、前記半田を溶融させて高周波用パッケージを外部回路基板に表面実装した。

【0037】得られた実装物に対して、高周波用パッケージと外部回路基板間の伝送特性をネットワークアナライザにより測定し、S21特性を図7に示した。なお、測定箇所は高周波用パッケージの高周波素子載置部から外部回路基板上の第3の信号伝送線路の間で行った。測定のため第1の信号伝送線路は高周波素子載置部でマイクロストリップ線路からグランド付きコプレーナ線路に変換した。測定の結果、周波数 $5.8\text{GHz}$ から $6.2\text{GHz}$ にてS11が $-10\text{dB}$ 以下、S21が $-1.2\text{dB}$ 以上の良好な伝送特性を示した。

#### 【0038】実施例2

図1の高周波用パッケージにおいて、誘電率 $8.9$ 、誘電損失 $29.0 \times 10^{-4}$ (測定周波数 $6.0\text{GHz}$ )のアルミナからなる厚さ $400\mu\text{m}$ の誘電体基板にタングステンを導体とする第1および第2の信号伝送線路、さらに誘電体基板の表面から $200\mu\text{m}$ の深さ位置に第1のグランド層を、また、高周波素子への電源層も合わせて同時焼成して形成した。そして、表面の第1および第2の信号伝送線路表面にはさらに金めっきを施して高周波用パッケージを作製した。

【0039】なお、電磁結合部におけるスロット孔の長辺 $b$ は $0.85\text{mm}$ 、短辺 $a$ は $0.2\text{mm}$ として、突き出し長さ $y$ を $0.3\text{mm}$ とした。

【0040】一方、外部回路基板として、誘電率 $5.0$ 、誘電損失 $8.0 \times 10^{-4}$ (測定周波数 $6.0\text{GHz}$ )のガラスセラミックスからなる絶縁基板に、銅を導電材料として、第3の信号伝送線路、第2のグランド層および電源層を形成した。第2グランド層には、高周波用パッケージのスロット孔形成部直下を中心とする縦 $3.0\text{mm}$ 、横 $3.0\text{mm}$ の正方形のグランド層非形成領域を設けた。さらにこの領域を囲むように、第2のグランド

層に径 $0.2\text{mm}$ のピアホールを $0.5\text{mm}$ 間隔で配置した。なお、電源層は外部回路基板を平面的にみてグランド層非形成領域の外側に形成した。

【0041】その後、上記高周波用パッケージを実施例1と全く同様にして、外部回路基板表面に実装した。

【0042】得られた構造物について、実施例1と同様、高周波用パッケージの高周波素子載置部から外部回路基板上の第3の信号伝送線路までの伝送特性をネットワークアナライザーで測定し、S21特性を図8に示した。測定の結果、周波数 $4.5\text{GHz}$ から $6.5\text{GHz}$ にてS11が $-10\text{dB}$ 以下、S21が $-1.5\text{dB}$ 以上の良好な伝送特性を示した。

#### 【0043】比較例

外部回路基板において、第2のグランド層内にグランド層非形成領域を設けない以外は、全く実施例1と同様にして、高周波用パッケージを外部回路基板に実装した。

【0044】得られた構造物について、実施例1と同様、高周波用パッケージの高周波素子載置部から外部回路基板上の配線層までの伝送特性をネットワークアナライザで測定し、S21特性を図9に示した。測定の結果、外部回路基板にグランド層非形成領域を設けない場合、周波数が $4.5\text{GHz}$ 以上から $6.5\text{GHz}$ にてS11: $-10\text{dB}$ 以上、S21: $-2\text{dB}$ 以下と感度が悪くなり、伝送特性が劣化することがわかった。

#### 【0045】

【発明の効果】以上詳述した通り、本発明は高周波素子搭載面側と誘電体基板の底面に信号伝送線路を形成し、それらを電磁結合する高周波用パッケージを、外部回路基板の配線層に実装する構造において、外部回路基板内に高周波用パッケージの電磁結合領域の近傍領域に導体層が存在しない非導体層領域を形成することにより、実装時における伝送損失を低減できることである。

#### 【図面の簡単な説明】

【図1】本発明の一実施例を示す高周波用パッケージを外部回路基板に表面実装した実装構造の断面図である。

【図2】本発明における高周波用パッケージの第1信号伝送線路と第2信号伝送線路との電磁結合構造を説明するための概略図である。

【図3】本発明における高周波用パッケージの底面の配線パターン図である。

【図4】本発明における外部回路基板の表面の配線パターン図である。

【図5】外部回路基板における第2グランド層の配線パターン図である。

【図6】(a)他の実施態様に基づく外部回路基板の概略断面図、(b)は、第2グランド層の配線パターン図である。

【図7】本発明における高周波用パッケージの外部回路基板への実装構造における伝送特性(S21)結果を示す図である。

【図8】高周波用パッケージを本発明の別の外部回路基板に表面実装した時の伝送特性(S21)結果を示す図である。

【図9】高周波用パッケージを全面にグランド層が配置された外部回路基板(比較例)へ表面実装した時の伝送特性(S21)結果を示す図である。

【符号の説明】

- 1 高周波用パッケージ
- 2 誘電体基板
- 3 蓋体
- 4 キャビティ
- 5 高周波素子
- 6 第1のグランド層
- 7 第1の信号伝送線路
- 8 第2の信号伝送線路
- 9 スロット孔
- 10 外部回路基板
- 11 絶縁基板
- 12 第3の信号伝送線路
- 13 第2のグランド層
- 14 半田バンプ
- 15 グランド層非形成領域
- 16 電源層(他の配線層)
- 17 スルーホール導体
- 18 導体層

7 第1の信号伝送線路

8 第2の信号伝送線路

9 スロット孔

10 外部回路基板

11 絶縁基板

12 第3の信号伝送線路

13 第2のグランド層

14 半田バンプ

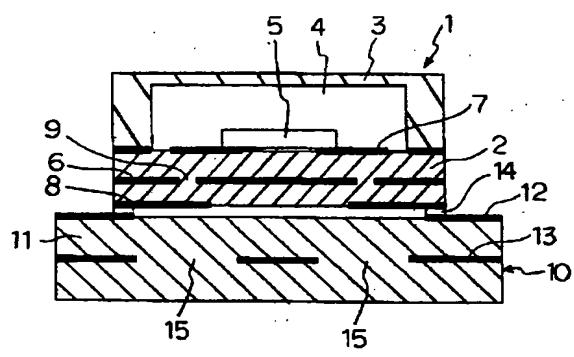
15 グランド層非形成領域

16 電源層(他の配線層)

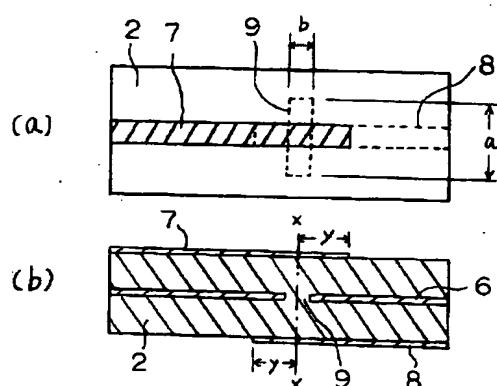
17 スルーホール導体

18 導体層

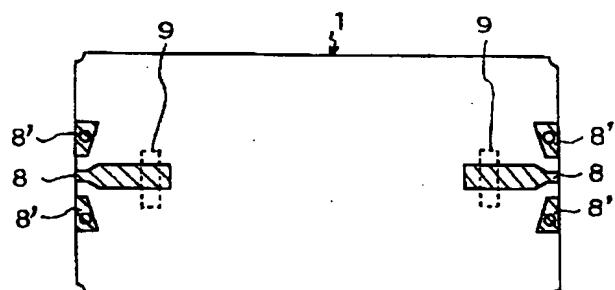
【図1】



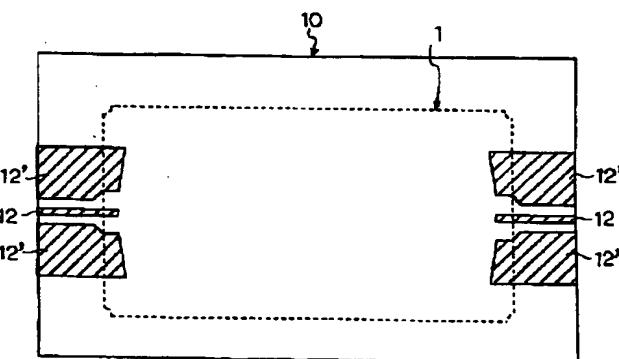
【図2】



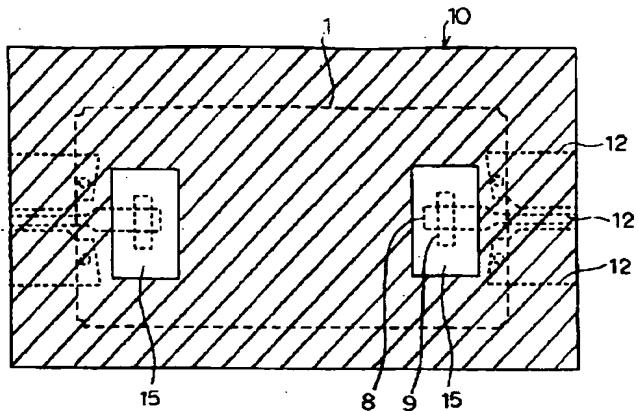
【図3】



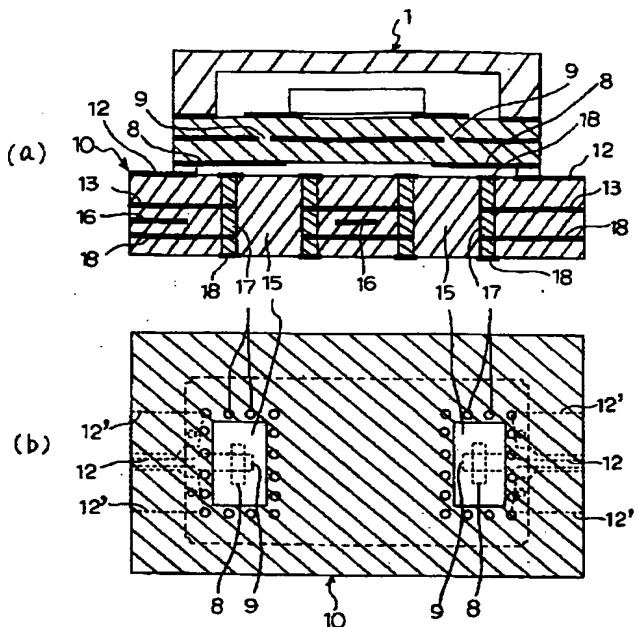
【図4】



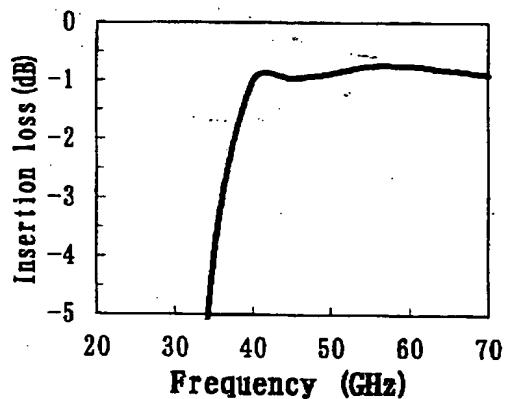
【図5】



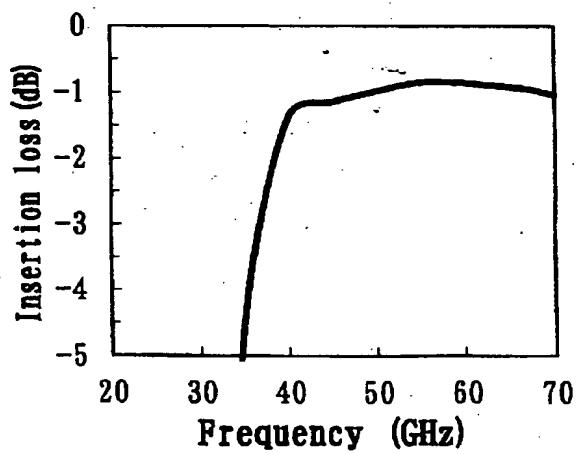
【図6】



【図7】



【図8】



【図 9】

